

MR16インストラクションセット表

	命令	ワード数	サイクル数	機能
システム制御	NOP	1	1	no operation
	CLC	1	1	CF ← 0
	STC	1	1	CF ← 1
	CLZ	1	1	ZF ← 0
	STZ	1	1	ZF ← 1
	CLI	1	1	IF ← 0
	STI	1	1	IF ← 1
分岐	B{CC} {REL8}	1	1	if(cond(CC)==true) PC ← PC+REL8
	J{CC} {RB}	1	1	if(cond(CC)==true) PC ← RB
	J{CC} {ABS15}	2	2	if(cond(CC)==true) PC ← ABS15
	JSR {RB}	1	2	R15 ← R15-2 : MEM16(R15) ← {PC,IF} : PC ← RB[15:1]
	JSR {ABS15}	2	3	R15 ← R15-2 : MEM16(R15) ← {PC,IF} : PC ← ABS15
	RET	1	2	PC ← MEM16(R15)[15:1] : R15 ← R15+2
	RET CLI	1	2	PC ← MEM16(R15)[15:1] : R15 ← R15+2 : IF ← 0
RET STI	1	2	PC ← MEM16(R15)[15:1] : R15 ← R15+2 : IF ← 1	
スタック	PUSH {RP}	1	2	R15 ← R15-2 : MEM16(R15) ← RP
	POP {RP}	1	2	RP ← MEM16(R15) : R15 ← R15+2
	PUSH FLAG	1	2	R15 ← R15-2 : MEM16(R15) ← {11'h000,IF,NF,VF,ZF,CF}
	POP FLAG	1	2	{NF,VF,ZF,CF} ← MEM16(R15)[3:0] : R15 ← R15+2
メモリ操作	LDM {RA},{RP},#{DISP4}:4	1	2	RA ← MEM16(RP+DISP4)
	STM ({RP},#{DISP4}:4),{RA}	1	2	MEM16(RP+DISP4) ← RA
	LDW {RA},{RP},#{DISP11}:11	2	3	RA ← MEM16(RP+DISP11)
	STW ({RP},#{DISP11}:11),{RA}	2	3	MEM16(RP+DISP11) ← RA
	LDB {RA},{RP},#{DISP11}:11	2	3	RA[7:0] ← MEM8(RP+DISP11)
	STB ({RP},#{DISP11}:11),{RA}	2	3	MEM8(RP+DISP11) ← RA[7:0]
演算1	MOV {RA},{RB}	1	1	RA ← RB : {NF,VF,ZF,CF} ← ALU_FLAG
	AND {RA},{RB}	1	1	RA ← RA and RB : {NF,VF,ZF,CF} ← ALU_FLAG
	OR {RA},{RB}	1	1	RA ← RA or RB : {NF,VF,ZF,CF} ← ALU_FLAG
	XOR {RA},{RB}	1	1	RA ← RA xor RB : {NF,VF,ZF,CF} ← ALU_FLAG
	ADD {RA},{RB}	1	1	RA ← RA + RB : {NF,VF,ZF,CF} ← ALU_FLAG
	ADC {RA},{RB}	1	1	RA ← RA + RB + CF : {NF,VF,ZF,CF} ← ALU_FLAG
	SUB {RA},{RB}	1	1	RA ← RA - RB : {NF,VF,ZF,CF} ← ALU_FLAG
	SBC {RA},{RB}	1	1	RA ← RA - RB - CF : {NF,VF,ZF,CF} ← ALU_FLAG
	MLT {RA},{RB}	1	1	RA ← RA x RB : {NF,VF,ZF,CF} ← ALU_FLAG
	MLH {RA},{RB}	1	1	RA ← (RA x RB) >> 16 : {NF,VF,ZF,CF} ← ALU_FLAG
	TST {RA},{RB}	1	1	dummy ← RA and RB : {NF,VF,ZF,CF} ← ALU_FLAG
	CMP {RA},{RB}	1	1	dummy ← RA - RB : {NF,VF,ZF,CF} ← ALU_FLAG
演算2	MOV {RA},#{IMM8}:8	1	1	RA ← IMM8 : {NF,VF,ZF,CF} ← ALU_FLAG
	AND {RA},#{IMM8}:8	1	1	RA ← RA and IMM8 : {NF,VF,ZF,CF} ← ALU_FLAG
	OR {RA},#{IMM8}:8	1	1	RA ← RA or IMM8 : {NF,VF,ZF,CF} ← ALU_FLAG
	XOR {RA},#{IMM8}:8	1	1	RA ← RA xor IMM8 : {NF,VF,ZF,CF} ← ALU_FLAG
	ADD {RA},#{IMM8}:8	1	1	RA ← RA + IMM8 : {NF,VF,ZF,CF} ← ALU_FLAG
	ADC {RA},#{IMM8}:8	1	1	RA ← RA + IMM8 + CF : {NF,VF,ZF,CF} ← ALU_FLAG
	SUB {RA},#{IMM8}:8	1	1	RA ← RA - IMM8 : {NF,VF,ZF,CF} ← ALU_FLAG
	SBC {RA},#{IMM8}:8	1	1	RA ← RA - IMM8 - CF : {NF,VF,ZF,CF} ← ALU_FLAG
	MLT {RA},#{IMM8}:8	1	1	RA ← RA x IMM8 : {NF,VF,ZF,CF} ← ALU_FLAG
	MLH {RA},#{IMM8}:8	1	1	RA ← (RA x IMM8) >> 16 : {NF,VF,ZF,CF} ← ALU_FLAG
	TST {RA},#{IMM8}:8	1	1	dummy ← RA and IMM8 : {NF,VF,ZF,CF} ← ALU_FLAG
	CMP {RA},#{IMM8}:8	1	1	dummy ← RA - IMM8 : {NF,VF,ZF,CF} ← ALU_FLAG
	MOV {RA},#{IMM16}:16	2	2	RA ← IMM16 : {NF,VF,ZF,CF} ← ALU_FLAG

MR16インストラクションセット表

	命令	ワード数	サイクル数	機能
演算 3	AND {RA},#{IMM16};16	2	2	RA <- RA and IMM16 : {NF,VF,ZF,CF}<-ALU_FLAG
	OR {RA},#{IMM16};16	2	2	RA <- RA or IMM16 : {NF,VF,ZF,CF}<-ALU_FLAG
	XOR {RA},#{IMM16};16	2	2	RA <- RA xor IMM16 : {NF,VF,ZF,CF}<-ALU_FLAG
	ADD {RA},#{IMM16};16	2	2	RA <- RA + IMM16 : {NF,VF,ZF,CF}<-ALU_FLAG
	ADC {RA},#{IMM16};16	2	2	RA <- RA + IMM16 + CF : {NF,VF,ZF,CF}<-ALU_FLAG
	SUB {RA},#{IMM16};16	2	2	RA <- RA - IMM16 : {NF,VF,ZF,CF}<-ALU_FLAG
	SBC {RA},#{IMM16};16	2	2	RA <- RA - IMM16 - CF : {NF,VF,ZF,CF}<-ALU_FLAG
	MLT {RA},#{IMM16};16	2	2	RA <- RA x IMM16 : {NF,VF,ZF,CF}<-ALU_FLAG
	MLH {RA},#{IMM16};16	2	2	RA <- (RA x IMM16)>>16 : {NF,VF,ZF,CF}<-ALU_FLAG
	TST {RA},#{IMM16};16	2	2	dummy <- RA and IMM16 : {NF,VF,ZF,CF}<-ALU_FLAG
	CMP {RA},#{IMM16};16	2	2	dummy <- RA - IMM16 : {NF,VF,ZF,CF}<-ALU_FLAG
例外	(RESET例外)	-	2	IF <- 0 : PC <- MEM16(ResetVector*2)
	(割り込み例外)	-	3	IF <- 0 : R15 <- R15-2 : MEM16(R15) <- {PC,IF} : PC <- MEM16(IntVector*2)

インストラクション機能の説明

書式、名称	説明
[代入先] <- [代入元]	代入
dummy	代入なし、フラグ変化のみ
値1 == 値2	等価条件
値1 != 値2	不等価条件
MEM8(アドレス)	8bitバイトメモリ
MEM16(アドレス)	16bitワードメモリ
値[BIT]	値の指定ビット
値[MSB:LSB]	値のビット範囲
{値1,値2}	値1と値2のビット結合
ALU_FLAG	演算結果のフラグ値 VF <- RA[15] ^ 演算結果[15] NF <- 演算結果[15] ZF <- 演算結果==0 CF <- 不定値(論理演算) 演算結果のポロー出力(減算、比較) 演算結果のbit16(加算、乗算)

インストラクションセットの書式パラメータ

パラメータ	内容	範囲
{RA}	汎用レジスタ, SP	R0 ~ R15
{RB}	汎用レジスタ, SP	R0 ~ R15
{RP}	汎用レジスタ	R0 ~ R14
{IMM8}	8bitイミデート	0000h ~ 00FFh
{IMM16}	16bitイミデート	0000h ~ 0FFFFh
{REL8}	8bit相対アドレス	-0100h ~ +00FEhの偶数
{ABS15}	15bit絶対アドレス	0000h ~ 0FFFEhの偶数
{DISP4}	4bitディスプレイメント	+0000h ~ +001Ehの偶数
{DISP11}	11bitディスプレイメント	-0400h ~ +03FFh
{CC}	コンディションコード	CS/HS,CC/LO,EQ,NE,VS,VC, MI,PL,LS,HI,LT,GE, LE,GT,(B)RA/(J)MP